

金麗科技因應x86 ACE AI指令的技術說明

RDC®

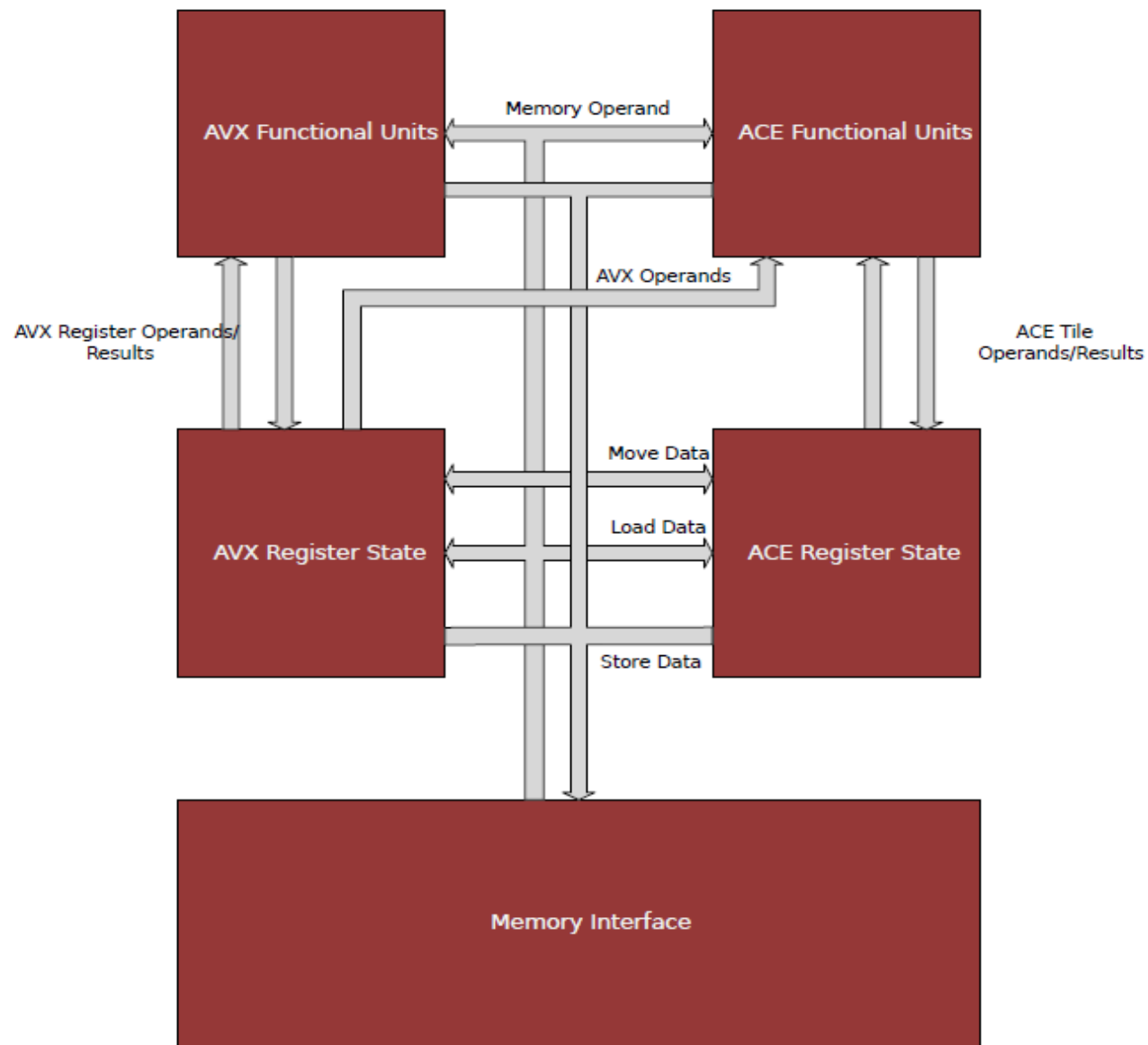
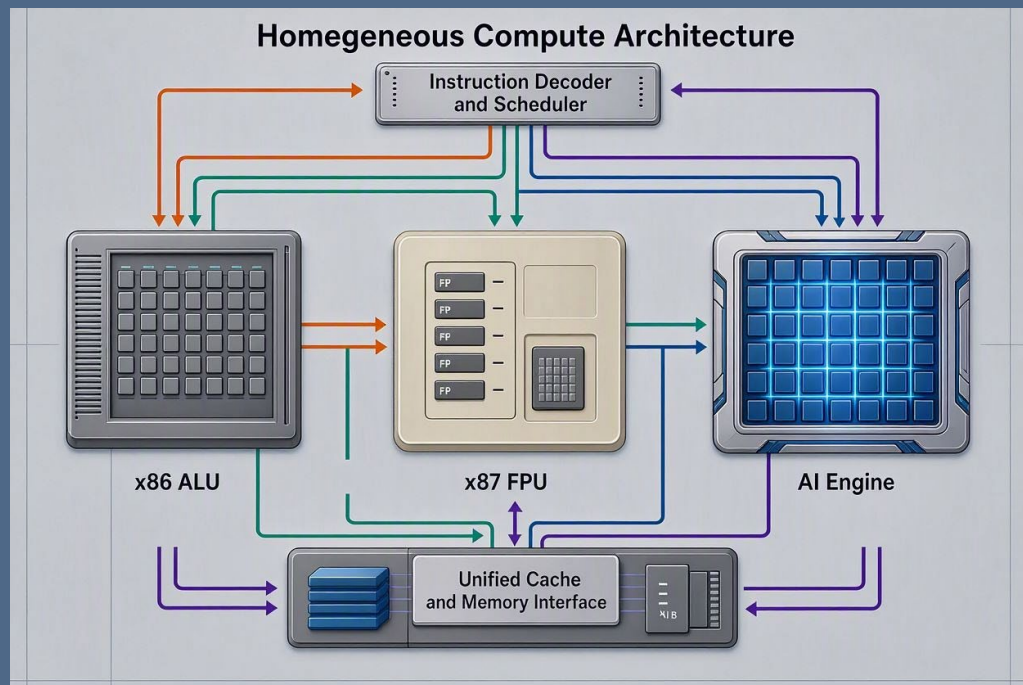


Figure 1: ACE Logical Organization.

Source : Intel ACE 公開文件

基於x87同質架構的AI協處理器創新設計

- 同暫存器空間
(Shared Register File)
- 同虛擬記憶體
(Unified Virtual Memory)
- 同指令流
(Single Instruction Stream)
- 精確異常控制
(Precise Exception Control)



- 仍然維持x86 CPU同質運算架構整合AI Engine
- AI 單元直接使用 CPU 的 MMU 與 TLB，零拷貝 (Zero-copy)、無須 Pin 記憶體
- 解決異質運算架構的記憶體高牆 (Memory Wall)
- 資料搬移(Memory Copy)與上下文切換(Context Switch)，不須依賴作業系統驅動、核心切換、硬體佇列配置等延遲
- 異質單元的異常(Exceptions)與同步極難做到指令級的精確控制 (Precise tracking)

RDC與Intel/AMD ACE AI微架構差異說明

- 皆認同在CPU同質運算架構的效能比優於 CPU+AI-GPU的異質運算架構
- RDC不參與Intel/AMD於10/13/2024聯合開發的ACE AI全新微架構，而是在30~40年前x86世界已經存在x86 + x87（FPU math coprocessor）的同質運算架構做AI優化及效能提升達到
 - 沒有任何AI專利侵權問題
 - x86生態系支持Precise / Imprecise Exception的生態機制可以持續運作